

ЛАБОРАТОРНА РОБОТА № 4

ТЕМА РОБОТИ: Дослідження суматорів.

МЕТА РОБОТИ: Спроекувати двійковий паралельний суматор.

МАТЕРІАЛЬНО-ТЕХНІЧНЕ ЗАБЕЗПЕЧЕННЯ РОБОЧОГО МІСЦЯ:
комп'ютер типу IBM PC, програма Proteus 7 Professional.

ПРОГРАМА РОБОТИ

Постановка задачі. Необхідно спроекувати двійковий 16-розрядний комбінаційний суматор з послідовними перенесеннями між розрядами.

Аналіз розмірності задачі. Робота 16-розрядного суматора теоретично подається таблицею істинності з числом вхідних рядків

Таблиця 5.2. Таблиця істинності однорозрядного суматора

X_i	Y_i	Z_i	S_i	P_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	0

приблизно 2^{32} , що практично неможливо. Тому багаторозрядний суматор розбивається на окремі модулі – однорозрядні суматори на три входи і два виходи. Спочатку проектують однорозрядний суматор, потім за допомогою ланцюгів перенесення будується багаторозрядний паралельний суматор.

Формалізоване задання логіки роботи однорозрядного суматора. Алгоритм роботи однорозрядного суматора відображається таблицею істинності (табл. 5.2).

На основі табл. 5.2 записується система логічних функцій для результату S_i та перенесення P_i у ДДНФ:

$$S_i = \bar{X}_i \bar{Y}_i Z_i \vee \bar{X}_i Y_i \bar{Z}_i \vee X_i \bar{Y}_i \bar{Z}_i \vee X_i Y_i Z_i; \quad (5.1)$$

$$P_i = \bar{X}_i Y_i Z_i \vee X_i \bar{Y}_i Z_i \vee X_i Y_i \bar{Z}_i \vee X_i Y_i Z_i. \quad (5.2)$$

Мінімізацію функцій (5.1) та (5.2) за допомогою карт Карно показано на рис. 5.7.

Як видно з карт Карно, функція результату S_i не мінімізується, а функція P_i мінімізується зі зниженням рангу кон'юнкції та використовує тільки прямі значення змінних:

$$P_i = X_i Y_i \vee X_i Z_i \vee Y_i Z_i = X_i Y_i \vee (X_i \vee Y_i) Z_i. \quad (5.3)$$

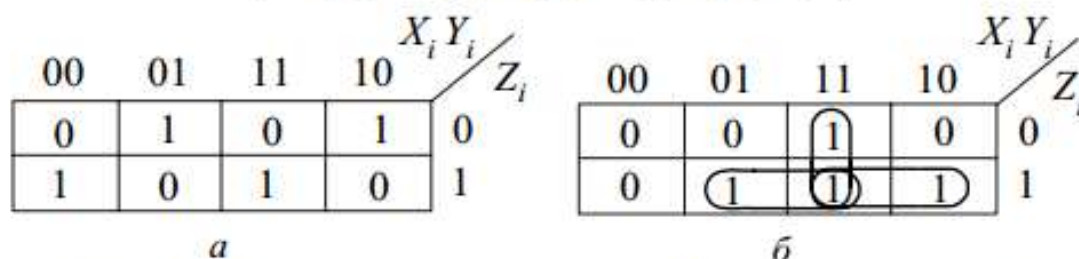


Рис. 5.7. Карты Карно для мінімізації функцій: *a* – S_i ; *б* – P_i

Проектуючи комбінаційні однорозрядні суматори, враховують такі чинники:

- схема має характеризуватися регулярністю (подібністю) структури та мінімальною вартістю, тобто мати по можливості найменшу кількість логічних входів усіх елементів;

- для схем однорозрядних суматорів на основі рівнянь (5.1) і (5.2) необхідно виробляти як прямі P_i , так й інверсні \bar{P}_i значення функції перенесення. Таку організацію перенесень називають парафазною.

Для побудови схеми однорозрядного суматора на універсальних логічних елементах НЕ І рівняння (5.3) і (5.2) перетворюють згідно з правилами подвійної інверсії та де Моргана до такого вигляду:

$$S_i = \overline{\bar{X}_i \bar{Y}_i Z_i \cdot \bar{X}_i Y_i \bar{Z}_i \cdot X_i \bar{Y}_i \bar{Z}_i \cdot X_i Y_i Z_i}; \quad P_i = \overline{\bar{X}_i Y_i \cdot X_i Z_i \cdot Y_i Z_i}. \quad (5.4)$$

Схему однорозрядного суматора, побудовану на елементах

НЕ I відповідно до рівнянь (5.4), показано на рис. 5.8, *a*; її вартість, яку вимірюють кількістю логічних входів усіх елементів, становить 27, каскадність $k=3$.

Рівняння (5.1) та (5.2) можна виразити через функцію ВИКЛЮЧАЛЬНЕ ЧИ:

$$S_i = (X_i \oplus Y_i) \bar{Z}_i \vee (\overline{X_i \oplus Y_i}) Z_i = X_i \oplus Y \oplus Z_i; \quad (5.5)$$

$$P_i = X_i Y_i \vee (\bar{X}_i Y_i \vee X_i \bar{Y}_i) Z_i = X_i Y_i \vee (X_i \oplus Y_i) Z_i. \quad (5.6)$$

Схему однорозрядного суматора на елементах ВИКЛЮЧАЛЬНЕ ЧИ згідно з рівняннями (5.5) і (5.6) показано на рис. 5.8, *б*; її вартість становить вісім входів; каскадність $k=2$.

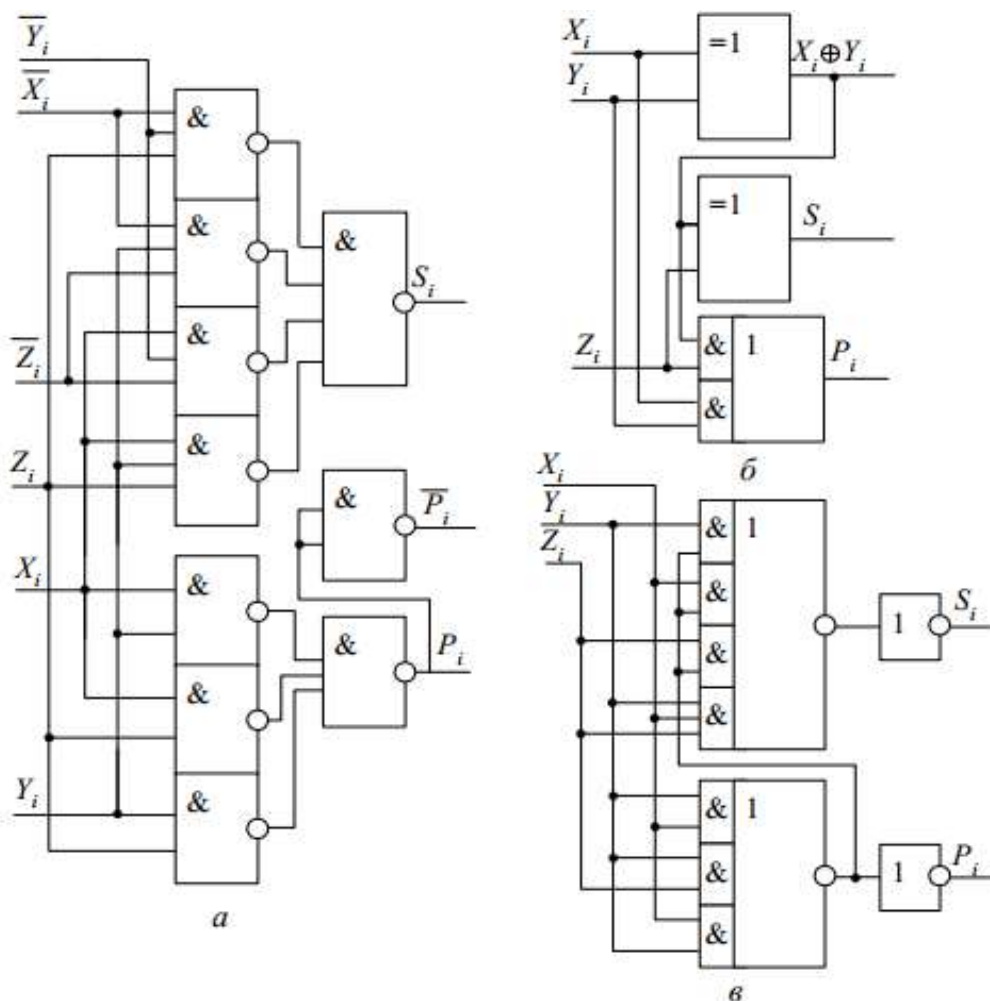


Рис. 5.8. Схеми однорозрядних суматорів: *a* – на елементах НЕ I; *б* – на елементах ВИКЛЮЧАЛЬНЕ ЧИ; *в* – з використанням власного перенесення

ОФОРМЛЕННЯ ЗВІТУ

Звіт повинен мати:

1. Тему та мету лабораторної роботи.
2. Схеми дослідження.
3. Таблиці істинності.
4. Рівняння.
5. Висновки з роботи.